



Document Summary

New
Search

Help

[Preview Claims](#)[Preview Full Text](#)[Preview Full Image](#)

Email Link:

Document ID: JP 09-016291 A2**Title:** ELECTRONIC EQUIPMENT**Assignee:** SHARP CORP**Inventor:** KISHIMOTO HIROCHIKA
TAKEHARA MASAOKI
FUJIWARA MITSURU
HOSOKAWA MIKIO**US Class:****Int'l Class:** G06F 1/24 A; G06F 1/26 B; G06F 1/14 B**Issue Date:** 01/17/1997**Filing Date:** 06/30/1995**Abstract:**

PURPOSE: To perform a power-ON/OFF processing, a reset processing, and an interruption processing with one switch.

CONSTITUTION: A switch detecting circuit 2 responds to switch operation and judges whether the operation is power-ON or power-OFF operation. When the operation is the power-ON operation, a power-ON signal is outputted and a power source control circuit 5 turns on the power source on receiving the power-ON signal. When the operation is the power-OFF operation, an interruption signal is outputted to an arithmetic unit 4 and an integration start signal is outputted to an integrating timer 3. The arithmetic unit 4 receives the interruption signal and judges whether the system is abnormal or not, and when the system is not abnormal, the interruption process is performed and an integration stop signal is outputted to the integrating timer 3. The integrating timer 3 starts integration on receiving the integration start signal from the switch detecting circuit, stops the integration on receiving an integration stop signal from the arithmetic unit 4, and outputs a power supply control signal to a power source control circuit 5 after the integration is performed for a certain time. The power source control circuit 5 resets the system or turns off the power source on receiving a power source control signal from the integration timer 3.

(C)1997,JPO

THIS PAGE BLANK (USPTO)

Copyright © 1993-2000 Aurigin Systems, Inc.
Legal Notices

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-16291

(43) 公開日 平成9年(1997)1月17日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所	
G 0 6 F	1/24		G 0 6 F	1/00	3 5 0 B
	1/26				3 3 4 A
	1/14			1/04	3 5 0

審査請求 未請求 請求項の数3 O L (全 8 頁)

(21) 出願番号 特願平7-165834

(22) 出願日 平成7年(1995)6月30日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 岸元 泰親

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 竹原 正哲

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 藤原 満

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 弁理士 梅田 勝

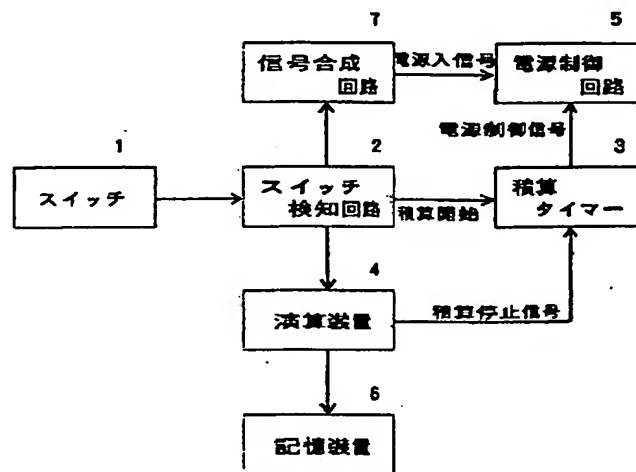
最終頁に続く

(54) 【発明の名称】 電子機器

(57) 【要約】

【目的】 電源のON/OFF処理、リセット処理、及び割り込み処理を1つのスイッチで行う。

【構成】 スイッチ検知回路は、スイッチ操作にตอบสนองし、電源ON/OFFを判断する。電源OFFであると、電源入信号を出力し、電源制御回路は、この電源入信号を受けて、電源をONする。一方、電源がONである場合、演算装置に割り込み信号を出力すると共に、積算タイマーに積算開始信号を出力する。そして、演算装置は、割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算タイマーに積算停止信号を出力する。積算タイマーは、スイッチ検知回路からの積算開始信号を受けて積算を開始し、演算装置からの積算停止信号を受けて積算を停止し、また、一定時間積算後、電源制御回路に電源制御信号を出力する。電源制御回路は、積算タイマーからの電源制御信号を受けて、システムをリセット又は電源をOFFする。



1

【特許請求の範囲】

【請求項 1】 スイッチと、

前記スイッチの状態を検知し、所定の信号を出力するスイッチ検知手段と、

前記スイッチ検知手段からの割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算停止信号を出力する演算手段と、

前記スイッチ検知手段からの積算開始信号を受けて積算を開始し、前記演算手段からの積算停止信号を受けて積算を停止し、また、一定時間積算後電源制御信号を出力する積算手段と、

前記積算手段からの電源制御信号を受けて、システムをリセットする電源制御手段とを具備することを特徴とする電子機器。

【請求項 2】 スイッチと、

前記スイッチの状態を検知し、所定の信号を出力するスイッチ検知手段と、

前記スイッチ検知手段からの割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算停止信号を出力する演算手段と、

前記スイッチ検知手段からの積算開始信号を受けて積算を開始し、前記演算手段からの積算停止信号を受けて積算を停止し、また、一定時間積算後電源制御信号を出力する積算手段と、

前記積算手段からの電源制御信号を受けて、電源を OFF する電源制御手段とを具備することを特徴とする電子機器。

【請求項 3】 前記スイッチ検知手段は、前記スイッチが操作されると、電源が ON であるか OFF であるかを判断する手段と、電源が OFF である場合、電源入信号を前記電源制御手段に出力する一方、電源が ON である場合、前記演算手段に積算開始信号を出力すると共に、前記積算手段に積算開始信号を出力する手段とを備え、前記電源制御手段は、前記スイッチ検知手段からの電源入信号を受けて、電源を ON することを特徴とする請求項 1 又は 2 記載の電子機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、情報端末装置等の電子機器に関するものである。

【0002】

【従来の技術】一般的に、電子機器には、図 10 に示すように、システムで動作する機能メニューの表示など機能に起動をかけるスイッチと、電子機器のリセットや電源の ON/OFF などの電源制御を行うスイッチとが別々に設けられている。すなわち、システムで動作する機能に起動をかけるためのスイッチ 11 は、スイッチ 11 の信号が演算装置 12 に伝えられ、その信号により演算

2

装置 12 では、記憶装置 13 に格納されている「スイッチ装置からの割り込み処理プログラム」や「機能メニュー表示プログラム」を参照して、各機能の処理が実行される。また、電源制御のスイッチ 14 の信号は電源制御回路 15 に伝わり、電源の ON/OFF やリセット処理が機能する。

【0003】また、別の電子機器には、図 11 に示すように、システムで動作する機能に起動をかけるスイッチと、リセットや電源の ON/OFF などの電源制御を行うスイッチとを 1 つのスイッチで行うものもある。

【0004】

【発明が解決しようとする課題】図 10 のような従来技術では、システムで動作する機能に起動をかけるスイッチと電子機器の電源制御を行うスイッチとを別々に設けていたため、電源装置は演算装置に関係無く動作するため、機器の動作状態にかかわらず電源の OFF が可能となり誤操作を招いてしまう。また、操作者はリセットや電源の ON/OFF の確認ができなかった。

【0005】また、図 11 のような従来技術では、演算装置 22 で動作する機能として電源制御回路 24 に対するリセットや電源の ON/OFF 信号の発生を含め、それらの起動を 1 つのスイッチ 21で行っており、電源制御回路 24 の制御が演算装置 22 からの制御信号により行われるため、演算装置 22 が異常状態の時は電源回路制御信号 24 が発生せず電源制御が行うことができないといった問題がある。

【0006】

【課題を解決するための手段】本発明は、上記課題の解決を目的としてなされたもので、請求項 1 記載の発明では、スイッチと、前記スイッチの状態を検知し、所定の信号を出力するスイッチ検知手段と、前記スイッチ検知手段からの割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算停止信号を出力する演算手段と、前記スイッチ検知手段からの積算開始信号を受けて積算を開始し、前記演算手段からの積算停止信号を受けて積算を停止し、また、一定時間積算後電源制御信号を出力する積算手段と、前記積算手段からの電源制御信号を受けて、システムをリセットする電源制御手段とを具備することを特徴とする電子機器である。

【0007】また、請求項 2 記載の発明では、スイッチ

と、前記スイッチの状態を検知し、所定の信号を出力するスイッチ検知手段と、前記スイッチ検知手段からの割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算停止信号を出力する演算手段と、前記スイッチ検知手段からの積算開始信号を受けて積算を開始し、前記演算手段からの積算停止信号を受けて積算を停止し、また、一定時間積算後電源制御信号を出力する積算手段と、前記積算手段からの電源制御信号を受けて、電源を OFF する

3

電源制御手段とを具備することを特徴とする電子機器である。

【0008】また、請求項3記載の発明では、前記スイッチ検知手段は、前記スイッチが操作されると、電源がONであるかOFFであるかを判断する手段と、電源がOFFである場合、電源入信号を前記電源制御手段に出力する一方、電源がONである場合、前記演算手段に積算開始信号を出力すると共に、前記積算手段に積算開始信号を出力する手段とを備え、前記電源制御手段は、前記スイッチ検知手段からの電源入信号を受けて、電源をONすることを特徴とする請求項1又は2記載の電子機器である。

【0009】

【作用】本発明において、請求項1記載の発明では、スイッチ検知手段は、スイッチの状態を検知し、演算手段に積算開始信号を出力すると共に、積算手段に積算開始信号を出力する。演算手段は、スイッチ検知手段からの割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算手段に積算停止信号を出力する。積算手段は、スイッチ検知手段からの積算開始信号を受けて積算を開始し、演算手段からの積算停止信号を受けて積算を停止し、また、一定時間積算後、電源制御手段に電源制御信号を出力する。電源制御手段は、積算手段からの電源制御信号を受けて、システムをリセットする。

【0010】また、請求項2記載の発明では、スイッチ検知手段は、スイッチの状態を検知し、演算手段に積算開始信号を出力すると共に、積算手段に積算開始信号を出力する。演算手段は、スイッチ検知手段からの割り込み信号を受けてシステムが異常であるか否かを判断し、異常がなければ割り込み処理を行うと共に、積算手段に積算停止信号を出力する。積算手段は、スイッチ検知手段からの積算開始信号を受けて積算を開始し、演算手段からの積算停止信号を受けて積算を停止し、また、一定時間積算後、電源制御手段に電源制御信号を出力する。電源制御手段は、積算手段からの電源制御信号を受けて、電源をOFFする。また、請求項3記載の発明では、スイッチ検知手段は、スイッチが操作されると、電源がONであるかOFFであるかを判断し、電源がOFFである場合、電源入信号を電源制御手段に出力する一方、電源がONである場合、演算手段に積算開始信号を出力すると共に、積算手段に積算開始信号を出力する。そして、電源制御手段は、スイッチ検知手段からの電源入信号を受けて、電源をONする。

【0011】

【実施例】以下、本発明を実施例に基づいて詳細に説明する。

〈実施例1〉図1は本発明のシステム構成図である。図1において、本発明のシステムは、信号を発生させるために操作者が操作するスイッチ1と、スイッチ1の状態

4

を検知しスイッチ1の状態を演算装置5に伝達するスイッチ検知回路2と、スイッチ1が押されている時間を積算し一定の時間が経過すると電源制御回路5に制御信号を発生する積算タイマー3と、スイッチ検知回路2からの信号により機能メニューの表示などシステムで実行可能な機能を有する記憶装置6上のプログラムに基づいて所定の処理を行う演算装置4と、積算タイマー3からの制御信号によりシステムをリセットする電源制御回路5、演算装置4で実行されるプログラムやメニューのデータなどを保存する半導体メモリなどの記憶装置6と、信号を合成する信号合成回路7とから構成される。

【0012】図2はスイッチ検知回路図である。システムの電源信号(5V)がlow信号で断の時に、スイッチのスイッチ信号が有効となった時、スイッチ信号はhighからlowになり、電源ON/OFFフリップフロップのck信号がhighとなり電源入信号がhighとなり、電源が入る。

【0013】また、システムの電源信号(5V)が入でhigh信号の時に、上記スイッチ信号が有効となった時、スイッチ信号がhighからlowになり、積算開始信号がhighとなり、積算タイマーがスタートする。尚、この積算開始信号は割り込み信号としても使用しており、積算タイマーがスタートすれば割り込み信号が発生し、割り込みが開始される。

【0014】図3は電源制御回路図である。積算開始信号が入力されるとhighからlowとなる。積算タイマーを開始してから積算タイマーの積算停止信号がなければ積算が継続され、積算タイマーの監視時間内に積算停止信号がない場合に発生する電源制御信号がhighからlowになるとフリップフロップによりリセット信号がhighとなり、リセットスイッチがONとなる。

【0015】図4は本発明の電源制御回路の処理のフローチャート図である。まず、スイッチ1が操作されると(ステップS1)、スイッチ検知回路2はシステムに電源が入っているか否かを判断し(ステップS2)、電源が入っていないならば(NO)、スイッチ検知回路2は信号合成回路7に信号を送り、信号合成回路7はその信号と電源電圧との合成信号を電源制御回路5におくり、電源制御回路5はシステムの電源をONにする(ステップS3)。

【0016】電源が入っていれば(YES)、演算装置4に割り込み信号を発生し、積算タイマー3に積算開始信号を発生する(ステップS4)。この積算開始信号を受け、積算タイマー3をスタートさせる(ステップS5)。積算タイマー3は演算装置4から積算停止信号をうけるまで積算を続ける(ステップS6)。演算装置4から積算停止信号をうけないと(NO)、時間の積算が監視時間を超えるか否かを判断し(ステップS7)、越えた時点で電源制御回路5に制御信号を発生しシステムをリセットする(ステップS8)。一方、ステップS4

5

において、積算タイマー 3 は演算装置 4 から積算停止信号をうけると (YES)、割り込み処理を終了する (ステップ S 9)。

【0017】図 5 は本発明の演算装置の処理のフローチャート図である。演算装置 4 はスイッチ検知回路 2 からの割り込み信号をうけると (ステップ S 11)、システムが異常であるか否かを判断し (ステップ S 12)、異常がなければ (NO)、割り込み処理により図 6 のような操作メニューを表示し (ステップ S 13)、その後、積算タイマー 3 に積算の停止信号が発生する (ステップ S 14)。そして、割り込み処理を終了する (ステップ S 15)。一方、ステップ S 12 において、システムが異常であれば (YES)、割り込み処理は行われず、システムは停止する (ステップ S 16)。

【0018】図 6 の操作メニューの表示例において、操作メニューでは、システムのリセット機能や電源 OFF 機能やその他の機能があり、各々が選択された時には、演算装置 4 は各々の処理を行う。特に、システムのリセットや電源 OFF が選択された時には、確認のための確認メニューが表示され、誤って電源制御が行われないようにする。リセットや電源 OFF が選択され確認された場合は電源制御回路 5 にそれらの信号が発生する。

【0019】図 7 は演算装置が正常時の積算タイマーと演算装置の制御の処理のタイミングチャート図である。スイッチ押下により積算処理と割り込み処理は起動される (T 7-1) が、割り込み処理により積算処理が停止される (T 7-2) ため積算タイマーは電源制御信号は発生しない。

【0020】図 8 は演算装置が異常時の積算タイマーと演算装置の制御の処理のタイミングチャート図である。スイッチ押下により積算処理と割り込み処理は起動される (T 8-1) が、演算装置の異常により割り込み処理が動作しないため積算処理が進み監視時間経過後 (T 8-2)、積算タイマーは電源制御信号を発生する。

【0021】〈実施例 2〉実施例 2 では、実施例 1 のリセット処理を電源の OFF 処理としたものであり、それ以外は実施例 1 と同様である。

【0022】図 9 は本発明の電源制御回路の処理のフローチャート図である。まず、スイッチ 1 が操作されると (ステップ S 21)、スイッチ検知回路 2 はシステムに電源が入っているか否かを判断し (ステップ S 22)、電源が入っていないならば (NO)、スイッチ検知回路 2 は信号合成回路 7 に信号を送り、信号合成回路 7 はその信号と電源電圧との合成信号を電源制御回路 5 におくり、電源制御回路 5 はシステムの電源を ON にする (ステップ S 23)。

【0023】電源が入っていれば (YES)、演算装置 4 に割り込み信号を発生し、積算タイマー 3 に積算開始信号を発生する (ステップ S 24)。この積算開始信号を受け、積算タイマー 3 をスタートさせる (ステップ S

6

25)。積算タイマー 3 は演算装置 4 から積算停止信号をうけるまで積算を続ける (ステップ S 26)。演算装置 4 から積算停止信号をうけないと (NO)、時間の積算が監視時間を超えるか否かを判断し (ステップ S 27)、越えた時点で電源制御回路 5 に制御信号を発生し電源を OFF する (ステップ S 28)。一方、ステップ S 4 において、積算タイマー 3 は演算装置 4 から積算停止信号をうけると (YES)、割り込み処理を終了する (ステップ S 29)。

【0024】

【発明の効果】本発明において、請求項 1 記載の発明では、システムのリセットのためのスイッチとシステムの機能を起動するためのスイッチを 1 つにし、リセットすることをシステムの機能の一つとすることで誤操作によるリセットを防ぎ、更に、演算手段が異常状態であってもスイッチの操作によりシステムをリセットすることを可能とする。

【0025】また、請求項 2 記載の発明では、システムの電源を切るためのスイッチとシステムの機能を起動するためのスイッチを 1 つにし、電源を切ることをシステムの機能の一つとすることで誤操作による電源 OFF を防ぎ、更に、演算手段が異常状態であってもスイッチの操作によりシステムの電源を切れるようにすることを可能とする。

【0026】また、請求項 3 記載の発明では、システムに異常が無いときは、割り込みスイッチとして操作を選択するための機能をもたせ、システムの異常時にはリセットまたは電源を切るためのスイッチとして機能させ、さらに機器の電源が切れているときにスイッチが押された時には電源を入れるために利用する。

【図面の簡単な説明】

【図 1】本発明のシステム構成図である。

【図 2】スイッチ検知回路図である。

【図 3】電源制御回路図である。

【図 4】本発明の電源制御回路の処理のフローチャート図である。

【図 5】本発明の演算装置の処理のフローチャート図である。

【図 6】操作メニューの表示例を示す図である。

【図 7】演算装置が正常時の積算タイマーと演算装置の制御の処理のタイミングチャート図である。

【図 8】演算装置が異常時の積算タイマーと演算装置の制御の処理のタイミングチャート図である。

【図 9】本発明の電源制御回路の処理のフローチャート図である。

【図 10】従来のシステム構成図である。

【図 11】従来のシステム構成図である。

【符号の説明】

1 スイッチ

2 スイッチ検知回路

10

20

30

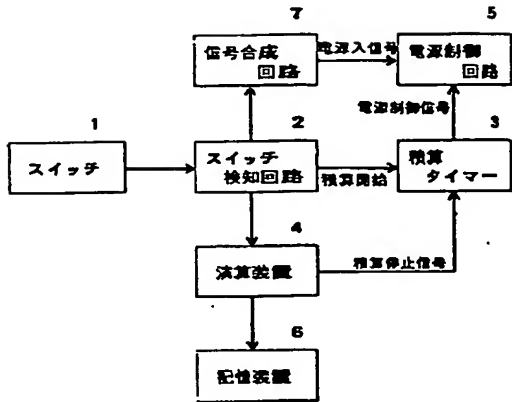
40

50

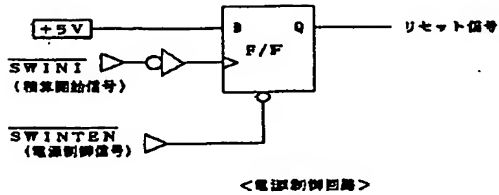
- 3 積算タイマー
4 演算装置
5 電源制御回路

- * 6 記憶装置
7 信号合成回路

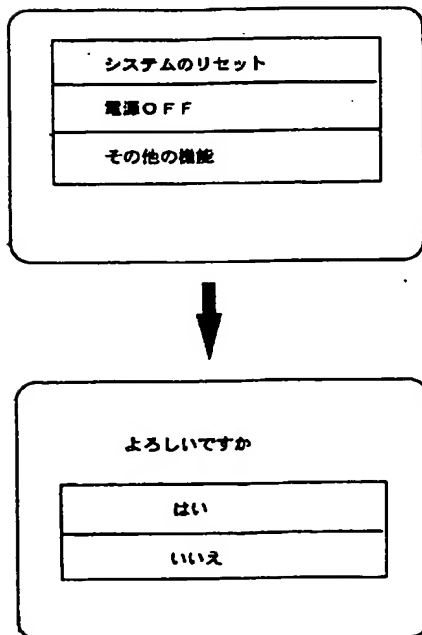
【図 1】



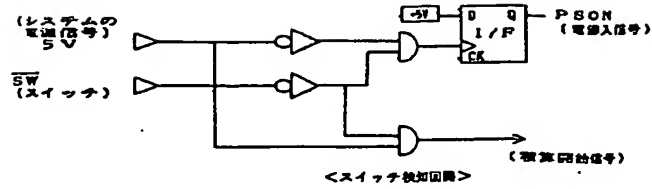
【図 3】



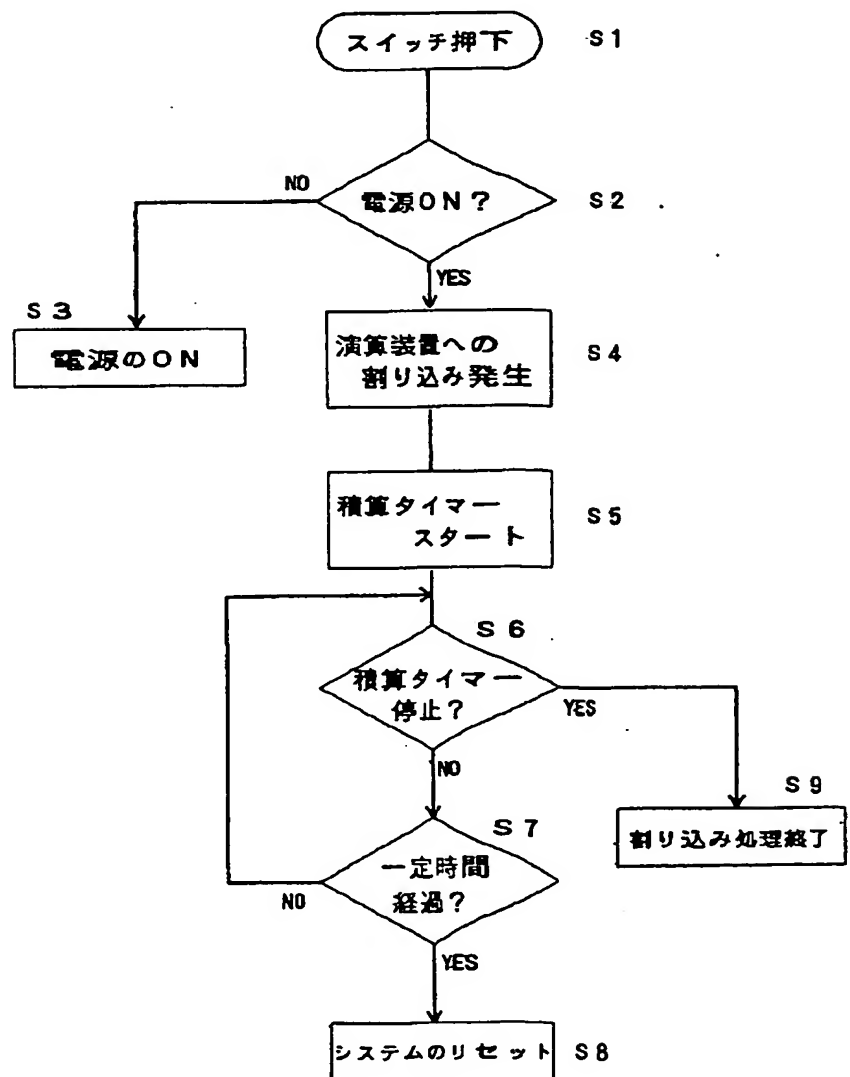
【図 6】



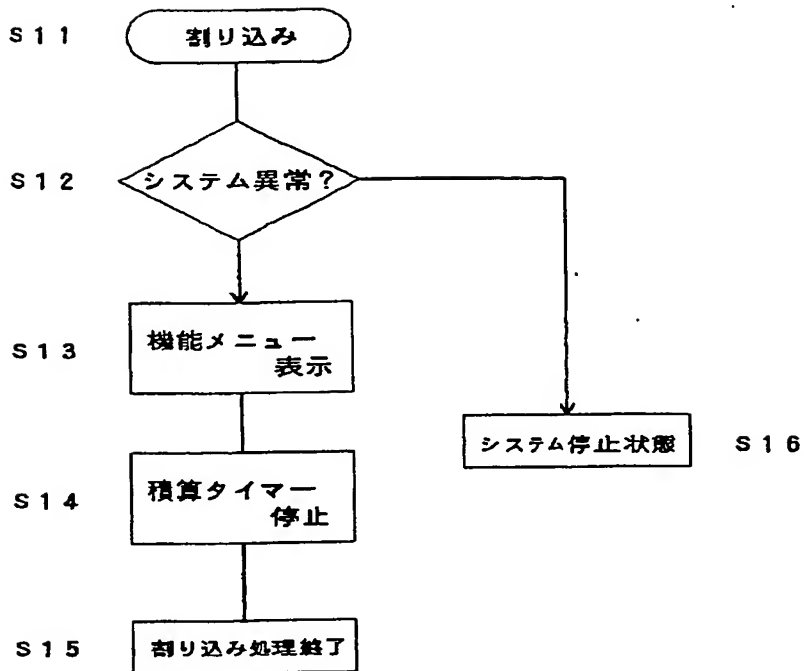
【図 2】



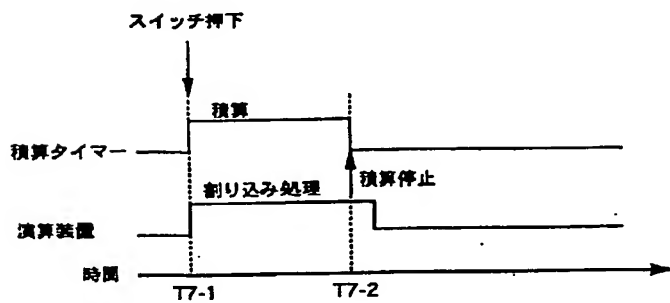
【図 4】



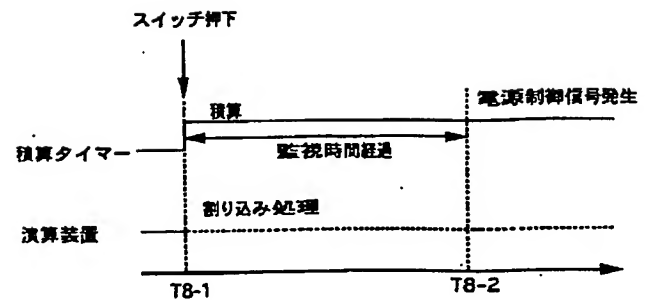
【図 5】



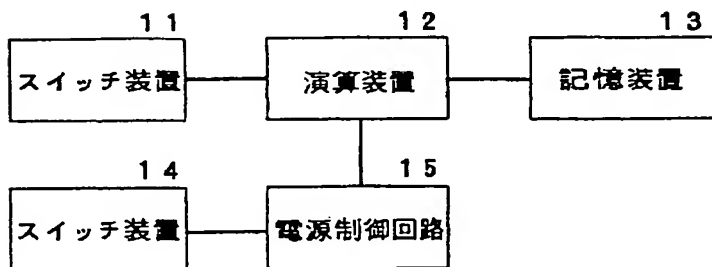
【図 7】



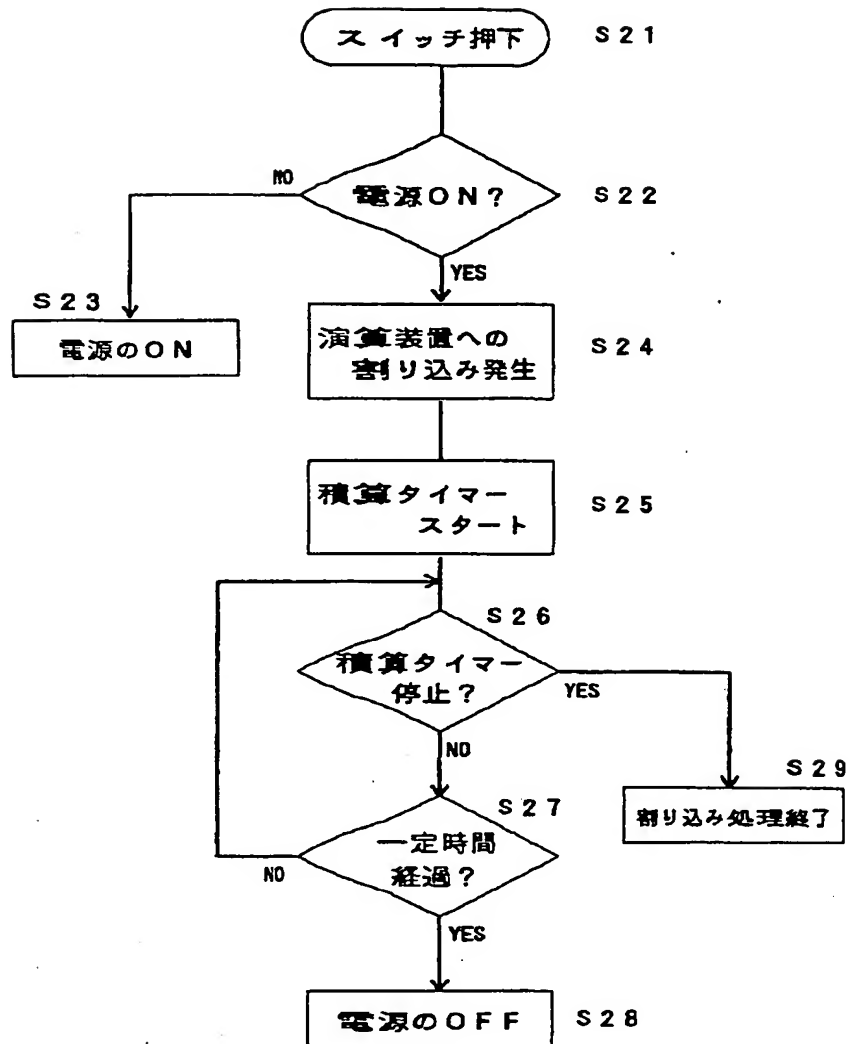
【図 8】



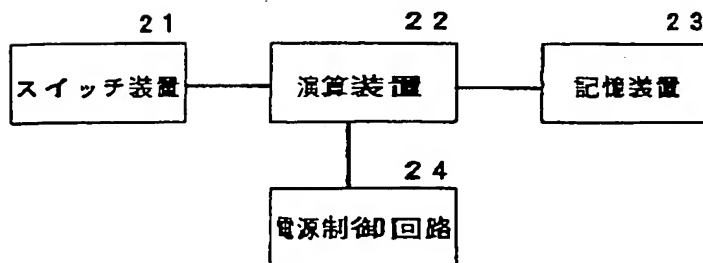
【図 10】



【図 9】



【図 11】



フロントページの続き

(72)発明者 細川 幹夫
大阪府大阪市阿倍野区长池町22番22号 シ
ャープ株式会社内